

Back Number

本論文は

世界経済評論 2022年1/2月号

(2022年1月発行)

掲載の記事です



世界経済評論

定期購読のご案内

年間購読料

1,320円×6冊=7,920円

6,600円

税込

17%

送料無料

OFF

富士山マガジンサービス限定特典

※通巻682号以降

定期購読
期間中

デジタル版バックナンバー 読み放題!!



世界経済評論 定期購読



☎0120-223-223

[24時間・年中無休]

お支払い方法

Webでお申込みの場合はクレジットカード・銀行振込・コンビニ払いからお選びいただけます。
お電話でお申込みの場合は銀行振込・コンビニ払いのみとなります。

Fujisan.co.jp

雑誌のオンライン書店

革 論 新 叢



世界最大半導体受託企業 TSMC の技術力 ：熊本県菊陽町に新工場設置を決定

九州産業大学名誉教授 朝元 照雄

2021年10月15日オンラインによるTSMC(台湾積体回路製造)の決算発表で、魏哲家最高経営責任者(CEO)は熊本への工場設置について「現在、検討している段階だ」と述べた。今後、顧客の需要に基づいて最終判断するという保留の姿勢を保った。しかし、「日本経済新聞」(10月9日付)では、「TSMCの熊本工場、来年(2022年に着工)」の記事が報じられた。それによると、新工場は熊本県菊陽町にあるソニーの画像センター工場の隣接地に建設、2024年を目途に操業を始める。画像センターで集めた信号の処理や自動車向けに使う半導体を生産する。岸田首相はTSMCの1兆円規模の大型投資を支持し、政府は最大で投資額の約半分を補助するとした。経済安全保障から先端半導体を掌握したいと主張し、予算申請をするという。今の様子では国会で予算案が通過後、正式に支援案を発表すると思われる。

世界3大半導体製造企業は、パソコン心臓部にあたるCPU(中央演算処理装置)を製造するインテル、半導体メモリーのDRAM(Dynamic Random Access Memory)とNAND型フラッシュメモリーを製造するサムスン、ファウンドリー(foundry)のTSMCである。CPU、記憶(メモリー)、ロジック演算処理の異なる3つの領域に君臨する“王者”である。ファウンドリー企業とは、半導体ウェハー製造専門の工場を擁し、受託生産ビジネスを運営する企業を指す。TSMCは世界で最も高い付加価値を持つ半導体のファウンドリー企業である。特に、同社は毎年天文学的

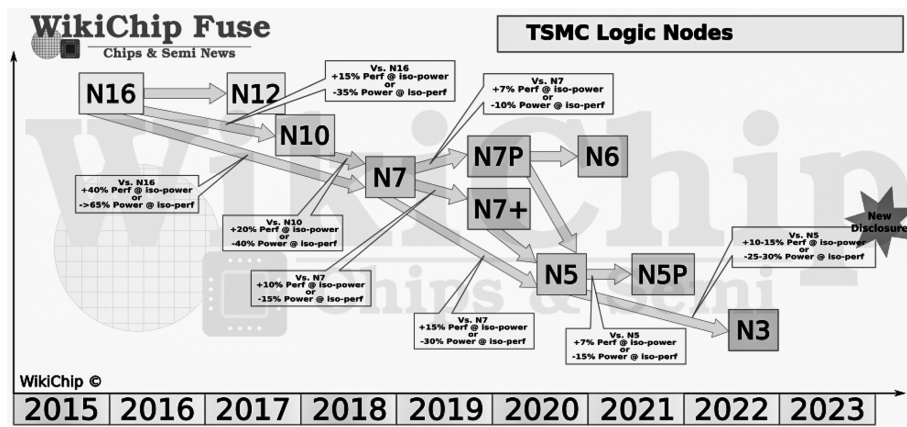
数字の莫大な金額を投資し、毎年50%以上の利益率をあげ、「受託=下請け」の概念を遥かに超えるプロ集団である。現在、TSMCの市場価値は世界第8位の約5900億ドルで、トヨタ自動車の約2倍に達している。

半導体ファウンドリーの世界ランキング(2020年第3四半期、Trend Forceのデータ)によると、事業シェア順にTSMCが53.9%で1位、次いで、韓国のサムスン電子の17.4%、米国のグローバル・ファウンドリーズ(GF)と台湾の聯華電子(UMC)が同列の7.0%、中国の中芯国際(SMIC)4.5%の順位となっている。

(1) 技術力：インテルとの比較

まず、半導体技術の進展から観察する。半導体の量産化で技術が最も進んでいるのがTSMCである。WikiChipから公表したTSMCの半導体製造プロセスの資料によると、次の技術の進歩が見られる(図1)。「N7」、「N5」とは、7nm(ナノメートル)と5nmの意味である。「N7P」とは7nmプラスの意味で強化バージョンの意味である。2015年の時点でTSMCは16nmの半導体チップの製造能力しか有していなかったが、2017年に12nmの半導体チップ、2018年に10nm、2019年に7nmと7nmプラス(EUV使用)、2020年に5nmと6nm、2021年に5nmプラス、そして同年3月には遂に3nmの半導体チップのリスク生産(顧客から生産発注を受ける前に先行的に行う試験生産)に移行している。2022年に

図1 TSMCの半導体製造プロセスの進展



(出所) Wikichip による。

は 3 nm の半導体チップの量産化を果たす予定で、2023 年以降は「ムーアの法則¹⁾の極限」に近い 2 nm の水準に入る計画である。

TSMC は 5 nm プロセスのチップは現状の Fin FET 構造を使用し、3 nm 以降は GAA FET 構造を採用するとしている。Fin FET とは魚のフィン（ヒレ）を立てたような構造のため、このように呼ばれている。一方、GAA FET は（Gate All Around：ゲートオールアラウンド構造の電界効果トランジスタ（FET））という意味であり、簡単に説明すると、「円筒状のチャンネルの側壁をゲートで囲んだ構造のトランジスタ」である。

TSMC の半導体製造プロセスのデータをもって、インテルとの実力を比較すると次のようである。インテルでは 2015 年に 14 nm の IC チップを開発し、製造プロセスに入った。この時点で TSMC は 16 nm の IC チップの製造能力が実力であり、インテルが優勢を保っていた。しかし、インテルは 14 nm の IC チップ以降、2019 年/2020 年によろやく 10 nm の IC チップの量産化を完成した。インテルの 10 nm の IC チップは TSMC では 7 nm の IC チップに相当し、この時点でインテルは TSMC よりも 1 年以上の技術的な遅れをとっていた計算になる。2020 年に TSMC は 5

nm の IC チップの量産化に進み、インテルは 2022 年～23 年によろやく 7 nm の IC チップを量産化する計画で、少なくともインテルは TSMC の IC チップに比べて 1 世代の差、製造技術で 2～3 年以上の遅れをとった計算になる。

(2) 技術力：サムスンとの比較

アップル社の iPhone 向けの半導体チップ納入における TSMC とサムスンのビジネス商戦から、2 社の技術力を見ることが出来る（表 1）。2013 年、アップルの iPhone5S に搭載する半導体チップはサムスンが製造した 28 nm の A7 チップである。ところが、2014 年の iPhone6 には TSMC の 20 nm の A8 チップを採用するようになった。2015 年と 2016 年になると、iPhone 6S と iPhone SE は TSMC の 16 nm とサムスンの 14 nm の A8 チップと A9 チップを搭載するようになった。線幅の微細化から見ると、サムスン製のチップが進んでいるように見えるが、TSMC 製チップは電力（バッテリー）消費が少ない。一長一短があるため、アップルは 2 社の半導体チップを採用するようになった。

後の 2016 年の iPhone7 は TSMC の線幅が 16 nm のままにもかかわらず、A10 チップに採用さ

表 1 アップル向け iPhone 半導体チップの比較

年別	2013	2014	2015	2016	2016	2017	2018	2019	2020	2021	2022
機種	iPhone5S	iPhone6	iPhone6S	iPhoneSE	iPhone7	iPhoneX/8	iPhoneXS	iPhone11	iPhone12	iPhone13	iPhone14
半導体チップ	A7	A8	A9	A9	A10	A11	A12	A13	A14	A15	A16
供給企業	サムスン	TSMC	TSMC	TSMC	TSMC	TSMC	TSMC	TSMC	TSMC	TSMC	TSMC
線幅	28 nm	20 nm	16 nm サムスン 14 nm	16 nm サムスン	16 nm	10 nm	7 nm	7 nm + EUV	5 nm + EUV	5 nm プラス	3 nm

(出所) アップル社の発表に基づき著者が整理。

れていた。2017年のiPhoneX/8搭載の10nmのA11チップ、2018年のiPhoneXS搭載の7nmのA12チップ、2019年のiPhone11搭載の7nm+EUVのA13チップ、2020年の5G通信対応iPhone12搭載の5nm+EUVのA14チップおよび2021年のiPhone13の5nm強化バージョンのA15チップ、2022年のiPhone14(仮称)の3nmのA16チップは、TSMC製を選択するようになった。EUVとはオランダのASML社が製造した極端紫外線リソグラフィ(EUV)を用いたとの意味であり、線幅5nm以下微細化ウェハはEUVを使わないと製造することができない。同表からわかるように、2017年以降、TSMCの技術能力(良品率も含めて)がサムスンを凌駕したことがわかる。

(3) 技術力：日本との比較

以上、TSMCと世界トップクラスの半導体企業と技術力を比較した。日本の実力と比較するために、経済産業省の資料に基づいて比較を行う。

国内の主なロジック半導体工場(最小加工線幅)は次のようである。(1)ルネサス那珂工場40nm、(2)UMC三重工場40nm(前身は三重富士通セミコンダクターで、2019年に台湾の聯華電子(UMC)により合併)、(3)タワーパートナーズセミコンダクター魚津工場45nm(前身はパナソニックの半導体企業でイスラエル・タワーが51%と台湾・新唐科技(ヌヴォトン)が49%を出資した合弁企業)、(4)ルネサス熊本川尻工場45nm、(5)ソニー鹿兒島TEC90nm、(6)

ジャパンセミコンダクター大分工場90nm、(7)ジャパンセミコンダクター岩手工場130nmである。

そのうち、日本で最も進んでいるのが40nmであり、TSMCの現在の5nm(3nmはリスク生産)と比べると、5~6世代以上に遅れている(表1参照)。中国の中芯国際(SMIC)のホームページによると、2019年第4四半期に14nmプロセスの量産化に入り、7nmプロセスクラスは開発ベースで、量産化ベースに至っていないと考えられる。

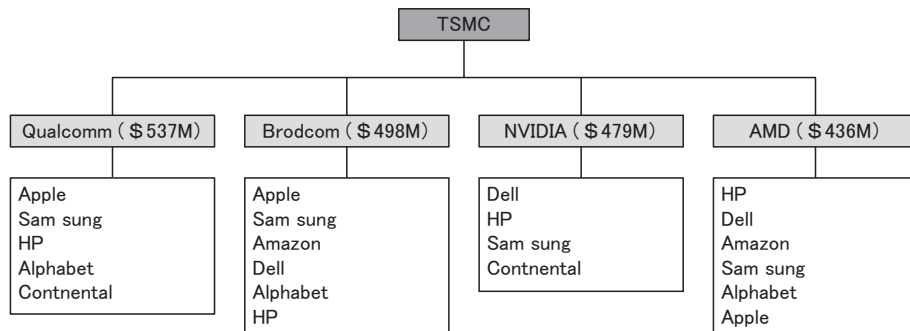
日本の半導体製造の技術力レベルでは台湾と韓国と言わず、中国にも2~3世代も遅れている。1980年代、日本は「半導体大国」であったが、現在、このレベルまでに“凋落”したことがわかる。何かの対策を講じないと、日本のハイテクの技術力(ものづくり力)はアジアの“後進国”に転落することが危惧される。

(4) 3nm~7nmの生産能力

2021年3月、TSMCは次世代の3nm半導体ウェハのリスク生産を開始し、2022年後半に量産化に移行する。初期の月産能力は5.5万枚で、2023年の月産能力は10.5万枚を計画している。初期生産の3nm半導体ウェハのチップ全数はアップルの新世代Macノートパソコン、iPadのMシリーズに搭載され、後には次世代のiPhoneに搭載される。

図2はTSMCに半導体を委託するファブレス企業の世界トップのクアルコム、ブロードコム、

図2 TSMCの大手ファブレス企業向けサプライチェーン



(出所) TSMC, クアルコム, ブロードコム, NVIDIA, AMDの発表に基づき著者が整理。

NVIDIA (エヌビディア), AMDの半導体のサプライチェーンである。現在, TSMCの7nm半導体ウェハの月産能力は13~14万枚で, アップル, AMD, 聯発科技(メディアテック), クアルコム, NVIDIAに出荷される。5nm半導体ウェハの月産能力は6.5~7万枚であり, 2021年に10万枚以上に生産を拡大する計画がある。アップル, 比特大陸(Bitmain, ビットコインマイニング用の特定用途向け集積回路チップの設計), ブロードコム, メディアテックに納めている。2021年, TSMCの資本支出は250~280億ドルで, 年間増加率は45~62%に達する。そのうちの80%は3nm, 5nmと7nmの先進製造プロセス領域に投資する。

髪の毛の太さは約0.05~0.08ミリであるが, 仮に0.10ミリと仮定すると, 1nm(ナノ)は何ミリ(mm)であるかは, ナノをミリで割ったら何倍かわかる。答えは, 10のマイナス6乗倍=1,000,000分(100万分)の1倍=0.000001倍であり, 「ムーアの法則の極限」の意味がわかる。また, 私たちの爪の成長と比べると, おおよそ3秒間の成長は3nmであり, 髪の毛の場合, おおよそ1秒未満の成長は3nmであると言われてい

る。神業のレベルと驚く。

TSMCは次のステップとして3次元パッケージング(3D封止)技術を次世代半導体として開発している。3D封止とは, ASIC(特殊用途IC)とDRAMなど異なる用途のチップを1つに封止することによって, 半導体の体積を大幅に小さくし, スマートフォンに搭載することで残った体積にはバッテリーを増やすことができ, 長時間使用できるようになる。

(あさもと てるお)

[注]

1) マイケル・デルの創業者の一人, ゴードン・ムーアが示した大規模集積回路(LSI IC)の製造・生産における指標であり, 経験則による将来予測である。

[参考文献]

- 朝元照雄『台湾の企業戦略』勁草書房, 2014年, 第1章「台湾積体回路製造(TSMC)の企業戦略」。
- 朝元照雄「経済産業省主導のSonyとTSMCの合併案:TSMCは要請に応えるか?」世界経済評論IMPACT No.2206, 2021年6月28日。
- 朝元照雄「TSMC創業者・張忠謀の3つの予言:海外進出のウィンウィン戦略, 熊本に進出するのか?」世界経済評論IMPACT No.2273, 2021年9月6日。